

# 연수 제안서

연구 분야	반도체 3차원 적층 및 2D 기반 소자 공정
연구 과제명	저온 공정 기반 실리콘계 M3D 고결정질 상부 소자층 형성 기술개발
연수 제안 업무	반도체 소재 및 소자 3차원 적층 공정 및 복합환경 인공지능 MCU 기술 개발

## (연수 내용)

- 박사급 이상 포닥연구원 연수기간 : 채용일로부터 최초 1년 계약, 평가에 따라 계약 연장 가능(학위 취득 후 5년까지, 테뉴어 적용)

## - 연수 내용 :

1. 화합물 및 Si(Ge) 반도체를 이용한 monolithic 3D integration 공정 기술 개발
  - 에피 및 웨이퍼 본딩을 이용한 3차원 반도체 적층 공정 기술 개발
  - 적층된 반도체 상부층의 전기적 특성 분석 및 평가
  - MgO를 이용한 상부 반도체 층의 surface orientation 제어
2. 화합물반도체 기반 통신용 RF 소자
  - InGaAs 기반 high electron mobility transistor의 전기적 특성 평가
3. 복합환경 제어용 인공지능 micro control unit 원천 기술 개발
  - 무인자율 자동제어 MCU 보드 적용 인공지능 알고리즘

## 채용 필수 요건 :

1. 공학박사학위 소지자
2. 반도체 소자 공정 유경험자

소속 부 서 : 차세대반도체연구소장실

연수 책임자 : 김 형 준