

연수 제안서

연구 분야	차세대 소자 기반 차세대 컴퓨팅을 위한 회로 설계
연구 과제명	초거대 계산 처리를 위한 차세대 컴퓨팅 반도체 개발
연수 제안 업무	MRAM 기반 집적회로 설계
<p>(연수 내용)</p> <p>- 연수기간 : 2024-09-01~2025-05-31 인턴연구원 : 채용일로부터 최초 9개월 계약, 평가에 따라 계약 연장 가능(총 22개월)</p> <p>- 연수 내용 :</p> <p>현재 사용중인 폰노이만 아키텍처 기반 컴퓨팅은 General purpose 사용으로는 매우 우수한 특징을 보이고 있으나 AI, 빅데이터 처리와 같이 대량의 데이터 처리 혹은 거대 계산을 수행하는 응용에는 매우 부적합한 특징을 지니고 있다. 이를 Memory wall (von-Neumann bottleneck) 이라고 하며 이를 극복하기 위한 다양한 차세대 컴퓨팅 기술들이 등장하고 있다.</p> <p>차세대 컴퓨팅 기술 중 하나는 차세대 메모리 기반 뉴로모픽 컴퓨팅이 있으며 이는 비휘발성 메모리를 이용하여 컴팩트한 cross bar array를 구현하고 이를 이용하여 메모리 기반 컴퓨팅을 수행하는 것이다. 이를 위해 본 연수에서는 MRAM 소자를 제작하고 이를 바탕으로 뉴로모픽 컴퓨터를 구성하고자 한다.</p> <p>이를 위해 다음과 같은 연구를 수행하고자 한다.</p> <p>1. MRAM 기반 차세대 뉴로모픽 회로 설계</p> <p>- SRAM 기반 뉴로모픽 컴퓨터 혹은 cross-bar array 기반 뉴로모픽 컴퓨터와 유사하게 MRAM 혹은 다른 메모리를 이용하여 어레이를 구성하고 주변부 SA, ADC, DAC 등 집적 회로 설계 연구를 수행하고자 함.</p> <p>- 파운드리사의 MPW 칩 tape out을 통해 실제 칩을 구현하고 이를 FPGA로 검증하고자 함.</p>	
연수 책임자 : 백 승 현	