

연수 제안서

연구 분야	MRAM 및 P-bit 집적회로 설계
연구 과제명	초거대 계산 처리를 위한 차세대 컴퓨팅 반도체 개발
연수 제안 업무	랜덤 프로세서 유닛을 위한 집적회로 설계
<p>(연수 내용)</p> <p>- 연수기간 : 2024-09-01~2025-08-31</p> <p>채용일로부터 최초 1년 계약, 평가에 따라 계약 연장 가능(학위 취득 후 5년까지)</p> <p>- 연수 내용 :</p> <p>현재 사용중인 폰노이만 아키텍처 기반 컴퓨팅은 General purpose 사용으로는 매우 우수한 특징을 보이고 있으나 AI, 빅데이터 처리와 같이 대량의 데이터 처리 혹은 거대 계산을 수행하는 응용에는 매우 부적합한 특징을 지니고 있다. 이를 Memory wall (von-Neumann bottleneck) 이라고 하며 이를 극복하기 위한 다양한 차세대 컴퓨팅 기술들이 등장하고 있다.</p> <p>차세대 컴퓨팅 기술 중 하나인 확률론적 컴퓨팅은 컴퓨터 자체가 확률론적으로 동작을 하는 특징을 가지고 있으며 이를 위해서는 디지털 소자가 아닌 랜덤 특성을 지닌 소자 (P-bit)를 기반으로 컴퓨터를 구성해야 한다. 이를 위해 본 연수에서는 MRAM 소자의 확률론적 스위칭 특성을 이용하여 랜덤 소자를 제작하고 이를 바탕으로 확률론적 컴퓨터를 구성하고자 한다.</p> <p>이를 위해 다음과 같은 연구를 수행하고자 한다.</p> <ol style="list-style-type: none">1. P-bit 기반 컴퓨터를 위한 집적회로 설계2. MRAM 기반 차세대 뉴로모픽 회로 설계 <p>- SRAM 기반 뉴로모픽 컴퓨터 혹은 cross-bar array 기반 뉴로모픽 컴퓨터와 유사하게 MRAM 혹은 MRAM 기반 랜덤소자 (P-bit)을 이용하여 어레이를 구성하고 주변부 SA, ADC, DAC 등 집적 회로 설계 연구를 수행하고자 함.</p> <p>- 파운드리사의 MPW 칩 tape out을 통해 실제 칩을 구현하고 이를 FPGA로 검증하고자 함.</p>	
연수 책임자 : 백 승 현	